

۲۰۲۶۷۰۶

کنکور کارشناسی ارشد

مدارهای منطقی

www.ketab.ir
گالری
مسعود کتیرایی



انتشارات آزاده

- همه حقوق انتشاری حق نوش. حق تکثیر یا کپی را (Copyright) این اثر متعلق به انتشارات آزاده است.
- الگوگرداری و تکثیر تمام یا بخشی از این اثر به صورت سروچنی، چاپ مجدد، چاپ افست، تقویتی و انواع دیگر چاپ و نیز اسکن، تهیه هرگونه فایل کامپیوتری و دیجیتالی، اعم از پی دی اف و ... و یا انتشار و عرضه در هرگونه شبکه‌های اجتماعی مجازی و محیط اینترنت به هر شکل منع است.
- این اثر طبق مجوز از وزارت فرهنگ و ارشاد اسلامی، مشمول تالوں حمایت از مولانا، مصطفان و هرمندان مصوب سال ۱۳۹۸ است.
- هر کس تمام یا قسمی از این اثر را بدون اجازه ناشر، نش. بخت. عرضه کند مرد و زن مگر قانون ن توافق خواهد گرفت.



انتشارات آزاده

کنکور کارشناسی ارشد مدارهای منطقی

- تأليف: مسعود كتريانى
 - ناظر فنى و جاپ: أمير بدوسانتانى
 - حروفچنی: انتشارات آزاده
 - چاپ و صحافی: گلستان
 - تیراز: ۱۰۰ نسخه
 - چاپ چهارم: پاییز ۱۳۹۰، زور ۱۰۰
 - ناشر: انتشارات آزاده
 - شابک: ۸۲۳۹۶-۲۹-۳-۲۲۰۰۰-۸۲۳۹۶
 - سهی: ۴۰/۰۰۰

مشهولت مطالعه کتاب به عهده مؤلف است. حاب و زاده ای ناش محفوظ است.

• مرکز پخش: تهران، خیابان انقلاب، خسایان دانشگاه، بنی سرت پور، آزادی ۱۰۵، کد پستی: ۱۳۱۴۷۵۵۱۱۱، تلف: ۰۲۶۴۱۵۷۵۳ - ۰۶۴۱۴۲۳۷۴، فاکس: ۰۲۶۴۱۵۷۵۳

سرشنه	: کتیرا ^{ای} , مسعود
عنوان و نام پدیدآور	: مدارهای منطقی / ملطف مسعود کتیرا ^{ای} .
مشخصات نشر	: تهران: ازاد، ۱۴۰۳.
مشخصات ظاهری	: ۹۰ ص: مصور, جدول, تمودار.
فروض	: کنکور کارشناسی ارشد. سری کتاب های راهیان ارشد.
شبک	: ۹۷۸-۸۲۲-۳۸۹۶-۲۹۴-۳:
و ضعیت فهرستنویس	: فیبا
موضوع	: مدارهای منطقی — راهنمای آموزشی (عالی)
موضوع	: مدارهای منطقی — آزمونها و تمرین ها (عالی)
موضوع	: داشتگاهها و مدارس عالی — ایران — آزمون ها
داده اشت	: چاپ چهارم.
ردیبلندی کنگره	: TK788A :
ردیبلندی دیوبین	: ۶۲۱/۳۹۵۰۷ :
شماره کتابشناسی ملی	: ۹۸۴۴۲۹ :

برای خرید online به آدرس زیر مراجعه کنید:
www.rahiyanarshad.com

یادداشت ناشر

«سری کتاب‌های آمادگی برای کنکور کارشناسی ارشد» در بیش از ۳۰۰ جلد، حاصل تلاش فراوان، دقت نظر و انتقال دانش و تجربه بیش از یکصد نفر از نیروهای جوان و متخصص با تحصیلات عالی دانشگاهی از دانشگاه‌های معتبر صنعتی امیرکبیر، علم و صنعت، صنعتی شریف و تهران با تجربه تدریس در دانشگاه‌ها و مؤسسات برتر کنکوری می‌باشد. در این مجموعه، سعی شده تا با بهره‌گیری از کادر فنی مجرّب نشر، کیفیت کار را از نظر علمی و فنی بالا برده و به ویژه از نظر حروفچینی و صفحه‌بندی متن، کتاب را نسبت به موارد مشابه متمایز نماییم.

با توجه به نکات یادداشت، بیش بینی می‌شود که راهیان کنکور کارشناسی ارشد با مطالعه این مجموعه، ضمن صرفه‌جویی در وقت برای تهیه متن و معتبر، با مفاهیم و نکات ضروری مفیدی آشنا شوند که این مهم، با توجه به استقبال خوب و تماس‌های تشکر امیدوارانکار محترم در این مدت، بر ما مشخص شد.

راهیان ارشد اولین سعی و تلاش به سبک خود را در ارائه مجموعه کاملی از بهترین خلاصه درس‌ها، نکات کاملاً ویژه کنکوری و تست‌های طبقه‌بندی شده معرفی کرده‌اند. مال‌ها کنکور کارشناسی ارشد با پاسخ تشریحی براساس سرفصل‌های مصوب شورای عالی برنامه‌ریزی و همچنین سرفصل‌های متدالو در دانشگاه‌ها، که به عنوان مرجعی معتبر برای استفاده داوطلبان کنکور دانشگاه‌های سراسری و آزاد (برای اولین بار) به بازار عرضه شده است.

انتشارات آزاده از کلیه عزیزانی که به هر نوعی در تولید و توزیع این مجموعه سهمی داشته‌اند صمیمانه تشکر و قدردانی می‌نماید و نیز کلیه کاستی‌ها و اشکالات موجود را بر عهده می‌گیرد و به همین منظور و برای رفع آن‌ها، در انتظار دریافت نظرات انتقادی از استادان گرانقدر، دانشجویان و دیگر خوانندگان این مجموعه و حتی همکاران است.

مدیر انتشارات آزاده

جعفر بدوسنانی

فهرست مطالب

۱۱.....	فصل اول: سیستم اعداد
۱۱.....	۱- سیستم اعداد
۱۲.....	۲- نمایش اعداد
۱۳.....	۳- تبدیل مبنای
۱۷.....	۴- جمع در مبنایهای مختلف
۱۸.....	۵- تفریق در مبنایهای مختلف
۲۰.....	۶- ضرب در مبنایهای مختلف
۲۲.....	۷- تقسیم در مبنایهای مختلف
۲۴.....	۸- نمایش اعداد بدون علامت در مبنای ۲
۲۵.....	۹- سیستم اعداد مکمل
۲۸.....	۱۰-۱ نمایش مکمل در مبنای کاھن یاقنه
۲۹.....	۱۱-۱ نمایش اعداد علامت دار در مبنای ۲
۳۳.....	۱۲-۱ اعداد ممیز ثابت برای نمایش اعداد حقیقی
۳۵.....	۱۳-۱ اعداد ممیز شناور
۳۷.....	۱۴-۱ استاندارد IEEE - 754 (Ex-1) اعداد ممیز شناور
۳۹.....	۱۵-۱ کدهای مورد استفاده در سیستم
۳۹.....	۱۶-۱ BCD کد
۴۱.....	۱۷-۱ کد گیری (Gray)
۴۴.....	۱۸-۱ کد سادگرای یا افزونه سه (Ex-3)
۴۵.....	۱۹-۱ ASCH کد
۴۶.....	۲۰-۱ خطایابی و تصحیح خطا
۴۹.....	۲۱-۱ بیت توان
۵۳.....	تست های فصل اول: سیستم اعداد
۵۴.....	پاسخ تست های فصل اول: سیستم اعداد
۵۷.....	فصل دوم: مرووی بر جبر بول
۵۷.....	۱- اصول مقدماتی جبر بول
۵۸.....	۲- اصل دوگانی
۵۹.....	۳- قضایای مهم جبر بول
۶۴.....	۴-۲ استفاده از اصول و قضایای جبر بول در ساده سازی
۶۵.....	۵-۲ معرفی عملگر \wedge و \vee
۶۸.....	تست های فصل دوم: مرووی بر جبر بول
۶۹.....	پاسخ تست های فصل دوم: مرووی بر جبر بول
۷۱.....	فصل سوم: توابع منطقی
۷۱.....	۱-۳ توابع سوئیچینگ (تابع منطقی)
۷۲.....	۲-۳ جدول درستی
۷۴.....	۳-۳ نمایش جبری تابع منطقی
۸۰.....	۴-۳ نمایش استاندارد توابع منطقی
۸۳.....	۵-۳ روش های مختلف به دست آوردن فرم استاندارد SOP و POS
۸۷.....	۳-۴ توابع منطقی با وضعیت بی اهمیت (تابع ناکامل)

۸۶	۲-۳ عملیات منطقی بر روی فرم‌های استاندارد توابع منطقی
۹۶	تست‌های فصل سوم: توابع منطقی
۹۷	پاسخ تست‌های فصل سوم: توابع منطقی
۹۹	فصل چهارم: پیاده‌سازی توابع منطقی
۹۹	۴-۱ مفاهیم اولیه در پیاده‌سازی مدارهای منطقی
۱۰۲	۴-۲ گیت‌های منطقی
۱۰۷	۴-۳ پیاده‌سازی توابع منطقی
۱۱۴	۴-۴ تأخیر در مدارهای منطقی
۱۲۰	۴-۵ تحقق مدارهای دیجیتال با ترانزیستور MOS
۱۲۷	تست‌های فصل چهارم: پیاده‌سازی توابع منطقی
۱۲۸	پاسخ تست‌های فصل چهارم: پیاده‌سازی توابع منطقی
۱۲۹	فصل پنجم: ساده‌سازی توابع منطقی
۱۲۹	۵-۱ ساده‌سازی یک تابع منطقی
۱۳۰	۵-۲ ساده‌سازی با استفاده از قوانین و قضایای جبر بول
۱۳۱	۵-۳ جدول (نقشه) کارنو
۱۴۴	۵-۴ نمایش یک تابع منطقی در جدول کارنو
۱۵۴	۵-۵ ساده‌سازی توابع منطقی با استفاده از جدول کارنو
۱۸۵	۵-۶ ساده‌سازی توابع منطقی به روش Quine - McCluskey (Q.M)
۱۹۰	تست‌های فصل پنجم: ساده‌سازی توابع منطقی
۱۹۹	پاسخ تست‌های فصل پنجم: ساده‌سازی توابع منطقی
۲۱۷	فصل ششم: مخاطره
۲۱۷	۶-۱ مفهوم مخاطره
۲۲۴	۶-۲ انواع مخاطره
۲۲۵	۶-۳ بررسی مخاطره ایستا در حالت کلی
۲۲۷	۶-۴ بررسی مخاطره پویا در حالت کلی
۲۲۸	۶-۵ مخاطره بالقوه
۲۲۹	۶-۶ رفع مخاطره ایستا
۲۳۷	تست‌های فصل ششم: مخاطره
۲۳۷	پاسخ تست‌های فصل ششم: مخاطره
۲۶۷	فصل هفتم: مدارهای ترکیبی پیمانه‌ای (ماژولار)
۲۶۷	۷-۱ مدار رمزگشایی دیکودر
۲۷۹	۷-۲ مدار رمزگشایی انکودر
۲۸۰	۷-۳ مدار مالتی‌پلکسر (تسهیم‌گشایی)
۲۹۴	۷-۴ مدار دی‌مالتی‌پلکسر
۲۹۴	۷-۵ مدارات جمع‌گشایی
۳۰۲	۷-۶ مدارات تفريقي‌گشایی
۳۰۷	۷-۷ مدارات مقايسه‌گشایی
۳۱۱	تست‌های فصل هفتم: مدارهای ترکیبی پیمانه‌ای (ماژولار)
۳۲۰	پاسخ تست‌های فصل هفتم: مدارهای ترکیبی پیمانه‌ای (ماژولار)

۳۵۹	فصل هشتم: عناصر حافظه
۳۵۹	۱۸ ساختار یک حافظه ساده
۳۶۰ NOR SR - Latch ۲۸
۳۶۰ NAND SR - Latch ۳۸
۳۶۰	۴۸ کنترل شده SR - Latch
۳۶۹	۵۸ کنترل شده D - Latch
۳۷۱	۶۸ فلیپفلاب
۳۷۲ Flip-flop
۳۷۴	۷۸ فلیپفلاب پایه - بیرو (بیشرو - پسرو) MS-FF
۳۷۷	۸۸ انواع فلیپفلابها
۳۸۲	۹۸ پایدهای کنترلی فلیپفلابها
۳۸۳	۱۰۸ عملکرد زمانی فلیپفلابها
۳۸۴	۱۱۸ جدول تحریک و نمودار حالت فلیپفلابها
۳۸۶	۱۲۸ تبدیل فلیپفلابها به یکدیگر
۳۸۸	تست‌های فصل هشتم: عناصر حافظه
۳۹۲	پاسخ تست‌های فصل هشتم: عناصر حافظه

۳۹۹	فصل نهم: مدارهای تریبون
۳۹۹	۱۹ ساختار کلی مدارهای تریبون
۴۰۲	۲۹ نمایش عملکرد مدارهای تریبون
۴۰۸	۲۹ تحلیل مدارهای ترتیبی سکترون
۴۲۲	۴۹ طراحی مدارهای ترتیبی سکترون
۴۲۴	۵۹ مدار شناسایی الگو
۴۲۸	۶۹ کاهش حالت
۴۴۷	۷۹ شمارندها
۴۵۶	۸۹ رجیستر و شیفت رجیستر
۴۶۳	تست‌های فصل نهم: مدارهای تریبون
۵۱۶	پاسخ تست‌های فصل نهم: مدارهای تریبون

۵۹۹	فصل دهم: بافرهای سه حالت
۵۹۹	۱۰ معرفی بافر سه حالت
۶۰۱	۲۰ پیاده‌سازی مالتی بلکسر با بافر سه حالت
۶۰۲	۳۰ پیاده‌سازی توابع منطقی با استفاده از بافرهای سه حالت
۶۰۴	۴۰ تحلیل مدارهای دارای بافر سه حالت
۶۰۸	۵۰ استفاده از مقاومت بالایر / پایین بر در خروجی بافرهای سه حالت
۶۱۱	تست‌های فصل دهم: بافرهای سه حالت
۶۱۵	پاسخ تست‌های فصل دهم: بافرهای سه حالت

۶۲۳	فصل یازدهم: مدارهای قابل برنامه‌ریزی
۶۲۳	۱۱ مفهوم مدارهای قابل برنامه‌ریزی PLD
۶۲۵	۲۱۱ ساختار کلی PLD های ساده
۶۲۸	۳۱۱ انواع PLD های ساده
۶۳۰	۴۱۱ ساختار کلی PLD های پیچیده
۶۳۱	۵۱۱ FPGA
۶۳۴	تست‌های فصل یازدهم: مدارهای قابل برنامه‌ریزی
۶۳۷	پاسخ تست‌های فصل یازدهم: مدارهای قابل برنامه‌ریزی

۶۴۱	فصل دوازدهم: زبان توصیف سخت‌افزاری Verilog
۶۴۱	۱-۱۲ مدل یک سیستم دیجیتال
۶۴۲	۲-۱۲ زبان توصیف سخت‌افزاری (HDL)
۶۴۳	۳-۱۲ Verilog
۶۷۴	تست‌های فصل دوازدهم: زبان توصیف سخت‌افزاری Verilog
۶۸۳	پاسخ تست‌های فصل دوازدهم: زبان توصیف سخت‌افزاری Verilog

www.ketab.ir